

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-289635

(43)Date of publication of application : 05.11.1993

(51)Int.Cl.

G09G 3/36
G02F 1/133
G02F 1/133
G02F 1/136

(21)Application number : 04-094316

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 14.04.1992

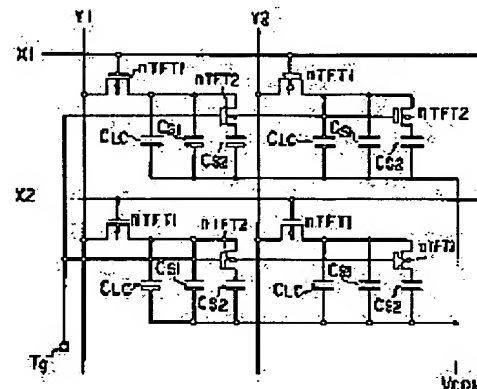
(72)Inventor : WATANABE KATSUMI

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To provide the liquid crystal display device which adjust the quantity of variation in pixel voltage and then adjust variation in hue by adjusting pixel capacity to an optimum value.

CONSTITUTION: This liquid crystal display device consists of (n) channel MOS transistors nTFT1 having their gate terminals connected to scanning lines X1, X2'... connected in series between signal lines Y1, Y2... and a common power source for a common potential VCOM, liquid crystal capacitors CLC, and series circuits of (n) channel MOS transistors nTFT2 connected in parallel to the liquid crystal capacitors CLC and auxiliary capacitors CS2 for adjustment.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

THIS PAGE BLANK (USPTO)

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-289635

(43)公開日 平成5年(1993)11月5日

(51)Int.Cl.	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7319-5C		
G 0 2 F 1/133	5 5 0	7820-2K		
	5 7 5	7820-2K		
1/136	5 0 0	9018-2K		

審査請求 未請求 請求項の数1(全5頁)

(21)出願番号 特願平4-94316

(22)出願日 平成4年(1992)4月14日

(71)出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72)発明者 鎌辺 克己

東京都八王子市石川町2951番地の5 カシ
オ計算機株式会社八王子研究所内

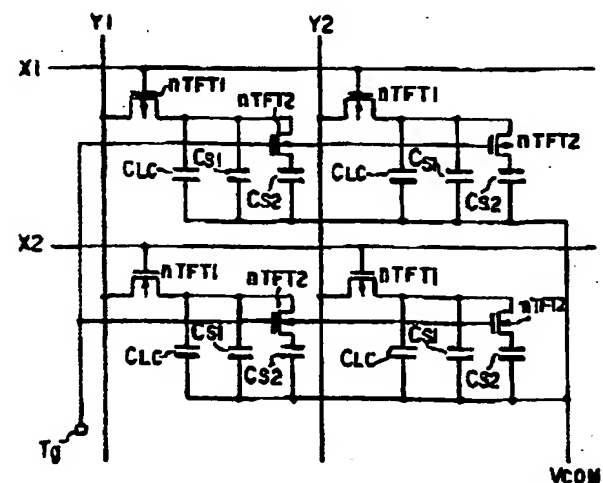
(74)代理人 弁理士 鈴江 武彦

(54)【発明の名称】 液晶表示装置

(57)【要約】

【目的】本発明は、画素容量を最適な値に調整することにより、画素電圧の変動量を調整して色調の変化を調整し得る液晶表示装置を提供することを目的とする。

【構成】本発明は、信号線Y1、Y2……と共通電位V_{COM}の共通電源との間に直列に接続した走査線X1、X2……にゲート端子を接続したnチャネルMOSトランジスタnTFT1及び液晶容量C_{LC}と、この液晶容量C_{LC}と並列に接続したnチャネルMOSトランジスタnTFT2及び調整用補助容量C_{S2}よりなる直列回路とより構成する。



【特許請求の範囲】

【請求項1】 信号線と共通電源との間に直列に接続された走査線に制御端子が接続された第1のスイッチング素子及び液晶容量と、この液晶容量と並列に接続された第2のスイッチング素子及び補助容量よりなる直列回路とを具備することを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は画素容量を調整することのできる液晶表示装置に関する。

【0002】

【従来の技術】図4は従来のアクティブマトリックスTFT液晶表示装置の表示駆動素子マトリックス回路部を示す回路図である。即ち、信号線駆動回路部に接続された信号線Y1、Y2……と共通電位V_{com}の共通電源との間にはnチャネルMOSTランジスタnTFT及び液晶容量C_{lc}が直列に接続され、この液晶容量C_{lc}には補助容量C_sが並列に接続される。前記nチャネルMOSTランジスタnTFTのゲート端子は走査線X1、X2……に接続され、この走査線X1、X2……は走査線駆動回路に接続される。

【0003】しかして、走査線駆動回路からのゲート電圧V_gを走査線X1、X2……に供給し、ゲート電圧V_gがハイレベルの走査線に接続されたnチャネルMOSTランジスタnTFTをオンして、信号線駆動回路部から信号線Y1、Y2……に供給されている信号電圧V_dを液晶容量C_{lc}及び補助容量C_sに蓄積する。

【0004】図5は図4の1画素の等価回路を示す回路図である。図5において、C_{gs}はnチャネルMOSTランジスタnTFTのゲート・ソース間容量、R_{lc}は液晶抵抗であり、液晶容量C_{lc}、補助容量C_s及び液晶抵抗R_{lc}に画素電圧V_pが加えられる。この画素電圧V_pはnチャネルMOSTランジスタnTFTのゲート・ソース間容量C_{gs}により信号電圧V_dに対して

$$\Delta V_p = \{ C_{gs} / (C_{gs} + C_{lc} + C_s) \} \cdot V_d$$

【0005】だけ変動する。このため、共通電源の共通電位V_{com}が印加される共通電極に、共通電位V_{com}より固定電圧ΔV_pだけシフトした電圧を印加している。

【0006】

【発明が解決しようとする課題】しかしながら、液晶表示装置の表示画面により、画面全体が明る過ぎたり、暗過ぎたりすると、色調が赤や青の方に移行し、不自然な色合いとなるが、シフト電圧ΔV_pが固定されているので、このような場合の調整ができなかった。

【0007】本発明は上記の実情に鑑みてなされたもので、画素容量を最適な値に調整することにより、画素電圧の変動量を調整して色調の変化を調整し得る液晶表示装置を提供することを目的とする。

【0008】

【課題を解決するための手段】本発明は上記課題を解決するために、走査線に制御端子が接続された第1のスイッチング素子及び液晶容量を信号線と共通電源との間に直列に接続した液晶表示装置において、第2のスイッチング素子及び調整用補助容量よりなる直列回路を前記液晶容量と並列に接続したものである。

【0009】

【作用】本発明は、液晶表示装置の表示画面の明暗に対応してスイッチング素子をオン、オフ制御することにより、調整用補助容量を液晶容量と並列に接続したり、接続しなかったりして画素容量を最適な値に調整し、画素電圧の変動量を調整して色調の変化を調整することができ、正しい色調の自然な色合いとなるように調整するようにしたものである。

【0010】

【実施例】以下図面を参照して本発明の実施例を詳細に説明する。

【0011】図3は本発明の一実施例に係るアクティブマトリックス液晶表示装置を示す概略ブロック図である。即ち、表示駆動素子マトリックス回路部11は信号線駆動回路部12及び走査線駆動回路部13により駆動される。尚、これらの全ての回路は薄膜トランジスタにより構成することができ、全ての回路を一枚の基板上に形成することができる。

【0012】図1は図3の表示駆動素子マトリックス回路部11の一例を示す回路図である。すなわち、信号線駆動回路部12に接続された信号線Y1、Y2……と共通電位V_{com}の共通電源との間には第1のスイッチング素子であるnチャネルMOSTランジスタnTFT1及び液晶容量C_{lc}が直列に接続され、この液晶容量C_{lc}には補助容量C_{s1}、及び第2のスイッチング素子であるnチャネルMOSTランジスタnTFT2と調整用補助容量C_{s2}よりなる直列回路が並列に接続される。前記nチャネルMOSTランジスタnTFT1のゲート端子は走査線X1、X2……に接続され、この走査線X1、X2……は走査線駆動回路部13に接続される。又、前記nチャネルMOSTランジスタnTFT2のゲート端子は制御用ゲート信号印加端子T_gに接続される。

【0013】図2は本発明に係るアクティブマトリックス液晶表示パネルの一例を示す断面図である。即ち、下ガラス基板21上には例えばA1等よりなるゲート電極G1、G2が形成され、このゲート電極G1、G2及び下ガラス基板21上には例えばSiO₂等の絶縁膜22が形成される。この絶縁膜22上の前記ゲート電極G1、G2に対応した位置にはシリコン活性層23が形成される。又、前記絶縁膜22上には例えばA1等よりなる画素電極ITOが形成され、前記絶縁膜22及びシリコン活性層23の一部にはドレイン電極D1、D2及びソース電極S1、S2が前記画素電極ITOに接続されて形成される。前記絶縁膜22、画素電極ITO、シリ

(3)

特開平5-289635

3

4

コン活性層23、ドレイン電極D1、D2及びソース電極S1、S2上には例えばSiO₂等の保護膜24が形成され、この保護膜24上には例えばポリイミド等の配向膜25が形成される。一方、上ガラス基板26上には例えばクロム等の目隠し層27が形成され、この目隠し層27及び上ガラス基板26上には例えばSiO₂等の絶縁膜28が形成される。この絶縁膜28上には例えばAl等よりなる共通電極29が形成され、この共通電極29上には例えばポリイミド等の配向膜30が形成される。しかし、上ガラス基板26と下ガラス基板21を配向膜30と配向膜25が対向するようにしてスペーサ(図示せず)を介在して配置し、この配向膜30と配向膜25の間に液晶31を充填してアクティブマトリックス液晶表示パネルが構成される。前記ゲート電極G1、ドレイン電極D1、ソース電極S1及びシリコン活性層23は第1のスイッチング素子であるnチャネルMOSトランジスタnTFT1を構成し、前記ゲート電極G2、ドレイン電極D2、ソース電極S2及びシリコン活

$$\Delta V_{p1} = \{C_{gs} / (C_{gs} + C_{lc} + C_{s1} + C_{s2})\} \cdot V_g$$

となり、変動量 ΔV_{p1} は小さくなる。C_{gs}はnチャネルMOSトランジスタnTFT1のゲート・ソース間容量である。

【0015】一方、前記制御用ゲート信号G_sが例えば0V等のローレベルのときにはnチャネルMOSトランジスタnTFT2がオフして液晶容量C_{lc}、補助容量C_{s1}と並列に調整用補助容量C_{s2}が接続されない。この状態において、走査線駆動回路部13からのゲート電圧V_gを走査線X1、X2……に供給し、ゲート電圧V_gがハイレベルの走査線に接続されたnチャネルMOSトランジスタnTFT1をオンして、信号線駆動回路部12から信号線Y1、Y2……に供給されている信号電圧V_dを液晶容量C_{lc}及び補助容量C_{s1}に蓄積する。この場合、信号電圧V_dに対して画素電圧V_pの変動量 ΔV_{p2} は

$$\Delta V_{p2} = \{C_{gs} / (C_{gs} + C_{lc} + C_{s1})\} \cdot V_g$$

となり、変動量 ΔV_{p2} は大きくなる。

【0016】以上のように、液晶表示装置の表示画面の明暗に対応して画素電圧V_pの変動量を ΔV_{p1} または ΔV_{p2} に切換えることにより、正しい色調の自然な色合いとなるように調整することができる。

【0017】尚、第2のスイッチング素子であるnチャネルMOSトランジスタnTFT2と調整用補助容量C_{s2}よりなる直列回路を2組以上液晶容量C_{lc}と並列に接続するようにしてもよく、この場合には画素電圧V_pの変動量の範囲を広げることができる。

* 性層23は第2のスイッチング素子であるnチャネルMOSトランジスタnTFT2を構成する。

【0014】しかし、手動操作スイッチ、又は液晶表示装置の表示画面の明暗に対応して制御部より制御用ゲート信号G_sが制御用ゲート信号印加端子T_gに印加され、制御用ゲート信号G_sが例えば20V等のハイレベルのときにはnチャネルMOSトランジスタnTFT2がオンして液晶容量C_{lc}、補助容量C_{s1}と並列に調整用補助容量C_{s2}が接続される。この状態において、走査線駆動回路部13からのゲート電圧V_gを走査線X1、X2……に供給し、ゲート電圧V_gがハイレベルの走査線に接続されたnチャネルMOSトランジスタnTFT1をオンして、信号線駆動回路部12から信号線Y1、Y2……に供給されている信号電圧V_dを液晶容量C_{lc}、補助容量C_{s1}及び調整用補助容量C_{s2}に蓄積する。この場合、信号電圧V_dに対して画素電圧V_pの変動量 ΔV_{p1} は

20※【0018】

【発明の効果】以上述べたように本発明によれば、液晶表示装置の表示画面の明暗に対応してスイッチング素子をオン、オフ制御することにより、調整用補助容量を液晶容量と並列に接続したり、接続しなかったりして画素容量を最適な値に調整し、画素電圧の変動量を調整して色調の変化を調整することができ、正しい色調の自然な色合いとなるように調整することができる。

【図面の簡単な説明】

【図1】本発明に係る表示駆動素子マトリックス回路部の一例を示す回路図である。

【図2】本発明に係る液晶表示パネルの一例を示す断面図である。

【図3】本発明の一実施例を示す概略ブロック図である。

【図4】従来の表示駆動素子マトリックス回路部を示す回路図である。

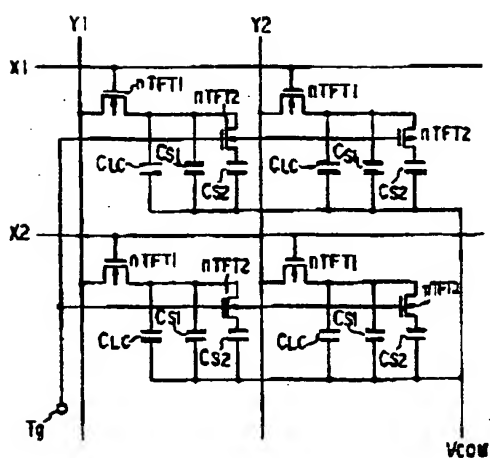
【図5】従来の表示駆動素子マトリックス回路部の1画素を示す等価回路図である。

【符号の説明】

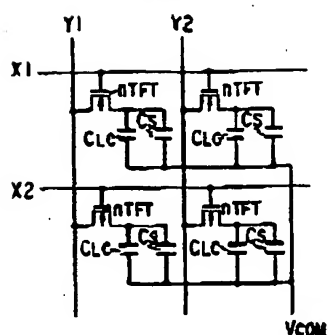
40 11…表示駆動素子マトリックス回路部、12…信号線駆動回路部、13…走査線駆動回路部、nTFT1…nチャネルMOSトランジスタ、nTFT2…nチャネルMOSトランジスタ、C_{lc}…液晶容量、C_{s1}…補助容量、C_{s2}…調整用補助容量、T_g…制御用ゲート信号印加端子。

※

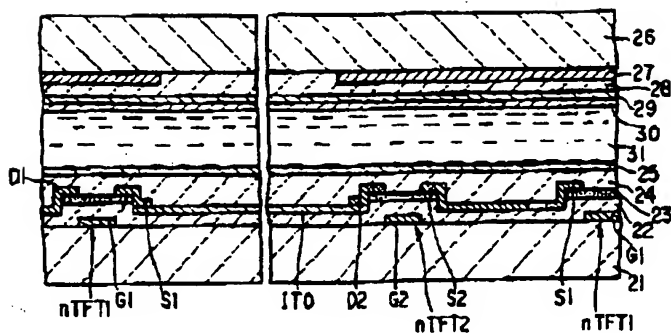
【図1】



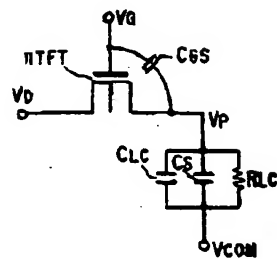
【図4】



【図2】



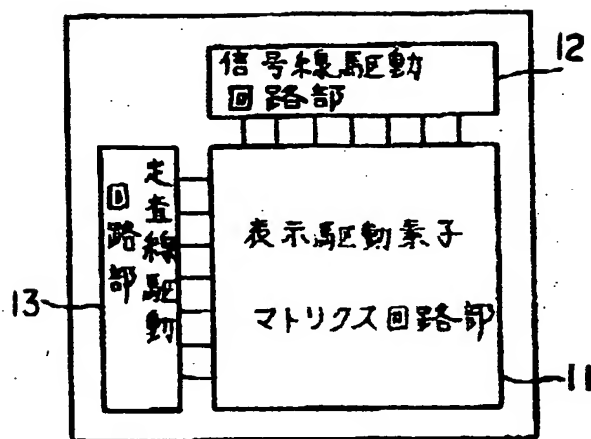
【図5】



(5)

特開平5-289635

【図3】



THIS PAGE BLANK (USPTO)